

Diseño de un circuito integrado digital para un portador de información RFID pasivo

Ramiro Tomás González del Cerro¹, Francisco Badenas¹, Yao Ming Kuo^{1,2}, Sebastián Verrastro¹ y Jorge Rodríguez Mallo¹

¹Departamento de Ingeniería Electrónica, Universidad Tecnológica Nacional, Facultad Regional Buenos Aires, Medrano 951, (C1179AAQ), Ciudad Autónoma de Buenos Aires, Argentina

²Instituto Nacional de Tecnología Industrial, Av. Gral. Paz 5445, General San Martín, Buenos Aires, Argentina

rgonzalezdelcerro@est.frba.utn.edu.ar

Recibido el 14 de junio de 2018, aprobado el XXX de julio de 2018

Resumen

Este trabajo presenta el desarrollo de un circuito integrado digital que permite la comunicación entre un lector y un tag RFID. El chip cubre las funciones de decodificación, procesamiento y codificación, y satisface con el protocolo de anticollisión. Está basado en norma ISO/IEC 14443-3 tipo A y se lo ha implementado utilizando la tecnología de fabricación Global Foundries 8RF de 130 nm. Su diseño final alcanza un consumo de 31 μW y ocupa un área de celdas de 43597 μm^2 .

PALABRAS CLAVE: PORTADOR RFID - DISEÑO DIGITAL - CIRCUITO INTEGRADO - ISO 14443 - PROTOCOLO DE ANTICOLISIÓN

Abstract

This work presents the development of a digital integrated circuit that allows communication between a reader and an RFID tag. The chip covers the functions of decoding, processing and coding, and satisfies the anti-collision protocol. It is based on ISO / IEC 14443-3 type A and has been implemented using the Global Foundries 8RF 130 nm manufacturing technology. Its final design reaches a consumption of 31 μW and occupies a cell area of 43597 μm^2 .

KEYWORDS: TAG RFID - DIGITAL DESIGN - INTEGRATED CIRCUIT - ISO 14443 - ANTI-COLLISION PROTOCOL

Introducción

La tecnología RFID se ha insertado exitosamente en nuestras vidas. Gran cantidad de productos y sistemas han incorporado esta tecnología logrando de esta manera ofrecer nuevas prestaciones, abaratar costos logísticos y facilitar el desarrollo, entre otras cosas. En términos generales, un sistema de comunicación RFID define una manera para diferenciar objetos y personas utilizando ondas electromagnéticas mediante identificadores únicos. También, permite almacenar y leer información automáticamente. En este sentido, son tres los componentes principales de un sistema RFID:

1. Lector de la información o transceptor. Es capaz de leer la información y además de escribir información.
2. Portador de la información o transpondedor. Está ubicado en el objeto a identificar y es quien posee la información.
3. Subsistema de procesamiento de datos. Es quien utiliza la información obtenida del lector otorgándole un determinado fin.

El espectro electromagnético incluye todas las formas de energía electromagnética: ondas eléctricas, ondas de radio, infrarrojo, luz visible, ultravioleta, rayos X, rayos Gamma y rayos cósmicos. Éstas están definidas en la Figura 1. Las ondas utilizadas en radiofrecuencia están limitadas a un pequeño grupo que incluye las bandas de: 125-134 KHz, 13.56 MHz, 915 MHz, 2.4 y 5.8 GHz (Lehpamer, 2012). La existencia de varias bandas se debe a las diferentes características de propagación. Las ondas

con frecuencias más altas se atenúan más rápido. Las LF (baja frecuencia) tienen capacidades de penetración a través de todos los materiales, inclusive el metal y, además, su alcance es mayor. Un ejemplo de esto son las radios AM (580-1700 KHz) que tienen un alcance más amplio que las FM (88-108 MHz).

La regulación es necesaria para mantener un control en el uso del espectro y soportar la compatibilidad o interoperabilidad entre sistemas RFID. Existen múltiples normas que regulan los circuitos integrados para identificación por radiofrecuencia. Entre ellas se destacan:

- 1) ISO 14443, para tarjetas de identificación por proximidad (ISO, 2001a).
- 2) ISO 15693, para tarjetas de identificación por vecindad (ISO, 2000).
- 3) EPC global Class 1 Gen 2, para comunicaciones entre 860 MHz y 960 MHz (Global, 2008).

En todos los casos existen coincidencias en cuanto a los dispositivos, las funcionalidades y las instrucciones de trabajo. Las diferencias entre sí radican en los parámetros elegidos para trabajar y en cómo se implementan cada una de las funciones. En la Tabla 1 se detallan los aspectos más importantes de cada uno.

La norma elegida para este trabajo es la ISO 14443A para tarjetas con comunicación por proximidad, la cual es descrita en detalle en las siguientes secciones. Para más información respecto a las otras tres normas se recomienda recurrir a las referencias ya mencionadas.

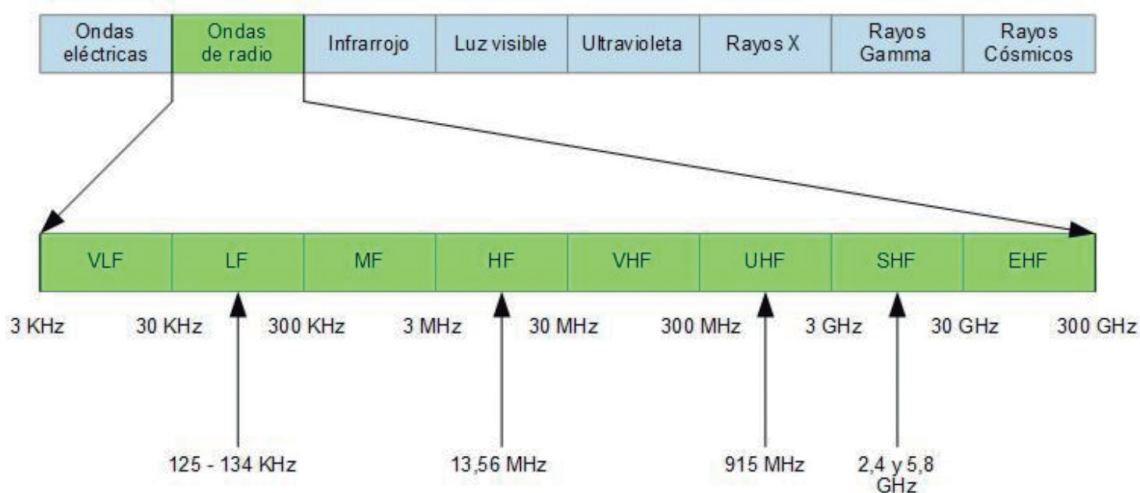


Fig. 1. Espectro de frecuencias electromagnéticas

Tabla 1. Normas en la comunicación RFID

Norma	ISO 14.443A	ISO 14.443B	ISO 15.693	EPC global Class 1 Gen 2
Frecuencia de trabajo	13,56 MHz		13,56 MHz	860 a 960 MHz (depende de regulaciones locales)
Máximo alcance	10 cm		1 m	7 m
Ancho de banda	106 Kbit/s		1,65 a 26 Kbit/s	5 a 128 Kbit/s
Aplicaciones típicas	Tarjetas de crédito, pago electrónico, documentos de identidad		Logística, transporte, localización, seguridad	Identificación de vehículos, logística, seguridad, control de objetos
Modulación del lector	ASK 100%	ASK 10%	ASK 10% ASK 100%	ASK
Modulación del portador	De carga OOK	De carga BPSK	De carga	ASK – PSK
Codificación del lector	Miller modificada	NRZ	PPM	PIE
Codificación del portador	Manchester	Manchester	Manchester	FM0 – Miller

Los bloques más importantes que componen un chip RFID están representados en la Figura 2. Las funciones de cada uno de estos subsistemas son las siguientes:

a) Antena y Adaptación de circuito: son elementos esenciales para la sintonía del circuito en la frecuencia de trabajo y para la cantidad de energía que puede ser absorbida por el chip.

b) Fuente de energía: es quien le otorga la energía al portador para que éste funcione. No se utiliza en portadores RFID pasivos.

c) Regulador de tensión: mantiene el suministro de energía en un determinado nivel. De esta manera previene malfuncionamientos y posibles sobre excitaciones que puedan dañar el chip.

d) Modulador: es el último paso en la transmisión antes de ser enviado el mensaje a través de la antena.

e) Demodulador: es el primer paso en la recepción luego de ser capturado a través de la antena.

f) Extracción de portadora: es quien genera la

señal de reloj para el funcionamiento del chip a través de la frecuencia de la portadora recibida.

g) Rectificador: transforma la corriente alterna en corriente continua.

h) Reset de encendido: genera una señal para el reinicio del circuito digital en el instante que este es energizado.

i) Decodificador: es quien interpreta la señal que ya fue demodulada para que pueda ser procesada posteriormente.

j) Codificador: prepara la información que luego será transmitida para que pueda ser comprendida por el lector RFID.

k) Memoria: almacena información referida a instrucciones válidas, identificador numérico y otros datos que sean relevantes para el correcto funcionamiento.

l) Protocolo de anticollisión: realiza las tareas correspondientes a una correcta lectura cuando varios dispositivos estén presentes en un mismo rango de lectura.

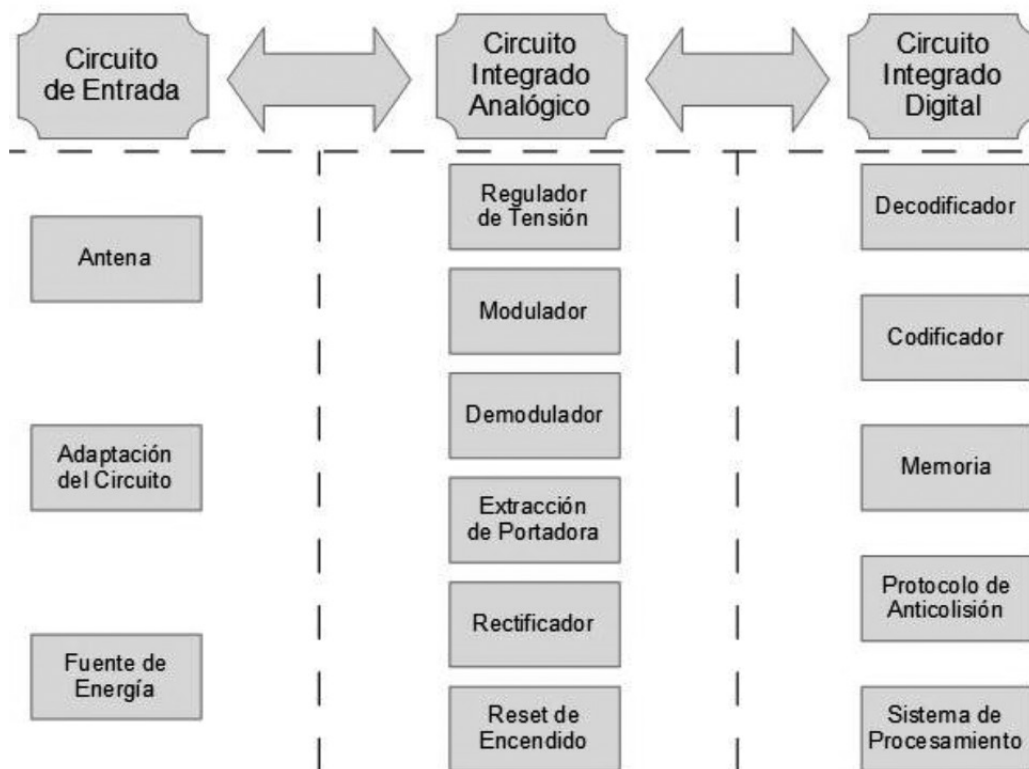


Fig. 2. Bloques y funciones principales en un portador RFID

m) Sistema de procesamiento: este subsistema se encarga de todas las tareas referidas a la lectura de la información, interpretación y generación de su correspondiente respuesta. Esto quiere decir que es quien finalmente logra la vinculación entre todos los subsistemas que componen el bloque digital.

En los portadores pasivos, la corriente eléctrica transmitida por el lector alimenta inductivamente el dispositivo debido a la ausencia de una fuente propia. Su transmisión en términos de alcance y de cantidad de información, es mucho más limitada que la de un portador activo porque su suministro de energía es escaso. La ventaja principal de los portadores pasivos frente a los activos es su menor costo de implementación.

Este trabajo consiste en la investigación y el desarrollo de un circuito integrado digital que solucione parte de la comunicación entre un lector y el portador RFID. Esto es desde que la señal ya fue captada y demodulada hasta que se envía hacia el modulador para ser transmitida. La Figura 2 ejemplifica los bloques más importantes que integran el circuito integrado digital de un portador RFID.

Especificaciones de la norma

Esta sección y las subsiguientes describen los aspectos más importantes relacionados con la implementación de la ISO/IEC 14443-3 (ISO, 2001b). Este estándar define la comunicación para tarjetas RFID por proximidad. Por esta razón no habla de portadores ni de lectores de la información, sino que los renombra específicamente:

- a. El lector se llama PCD (Proximity Coupling Device o Dispositivo Acoplado por Proximidad).
- b. El portador es el PICC (Proximity Integrated Circuit Card o Tarjeta con Circuito Integrado por Proximidad).

La comunicación entre el lector y el portador siempre se realiza de a pares. El primero es quien pregunta y recibe la respuesta (transceptor). El segundo es quien escucha y responde (transpondedor). Un resumen de la comunicación entre ambos dispositivos se define a continuación:

1. Trama PCD (El lector envía la pregunta con su protocolo)
 - a. Comienzo de la comunicación PCD.



Fig. 3. Secuencias para codificación Miller modificada

- b. Información (más bits de detección de error, si se requieren).
- c. Fin de la comunicación PCD.

2. Trama de demora de PCD a PICC (El lector establece un tiempo para que el portador responda)

Este tiempo es variable y depende no sólo del tipo de instrucción que se esté enviando sino también de cuál fue el último bit transmitido por el lector. Para el caso de las instrucciones de uso común definidas en ISO/IEC 14443-3 Tipo A, la trama de demora puede tener dos valores posibles que depende únicamente de cuál fue el estado del último bit recibido:

- a. Si último bit = 1, la trama de demora es de: $1236/f_c = 91,15 \mu s$
- b. Si último bit = 0, la trama de demora es de: $1172/f_c = 86,43 \mu s$

Todos los PICC deben responder sincrónicamente. Además, la trama de demora varía para otro tipo de instrucciones que corresponden a ISO/IEC 14443-4 (ISO, 2001c), las cuales el chip ignora por no soportar las mismas.

3. Trama PICC (El portador responde con su protocolo)

- a. Comienzo de la comunicación PICC.
- b. Información (más bits de detección de error, si se requieren).
- c. Fin de la comunicación PICC.

4. Trama de demora de PICC a PCD (El portador establece un tiempo para que el lector envíe la siguiente pregunta)

En este caso, la trama de demora es fija y vale por lo menos $1172 / f_c$.

En resumen, para esta norma, la comunicación RFID es una repetición de estas cuatro instancias por cada pregunta que el lector haga. El número de iteraciones en una comunicación dependerá de la cantidad de información que el lector requiera y de la calidad de la comunicación. Cuando la comunicación es débil a causa de vulnerabilidades, como por

ejemplo interferencias o desgaste de alguno de los materiales que componen el sistema, entonces podría aumentar la cantidad de preguntas porque el lector no alcanza a leer correctamente las respuestas. Entra en juego, en este caso, el protocolo de anticollisión que será descrito más adelante.

Sistema de codificación desde el PCD hacia el PICC

Esta sección describe el sistema de codificación cuando el lector realiza una pregunta. Su tasa de bit alcanza los $f_c/128 = 106(Kb/s)$, por lo tanto, la duración del bit es de $9,44 \mu s$.

Asimismo, utiliza una codificación tipo Miller modificada. Para la misma existen tres secuencias diferentes. Estas se muestran en la Figura 3 y se explicitan a continuación:

- Secuencia 'x': Ocurre una pausa luego de $t = 1/2$ bit.
- Secuencia 'y': No hay pausa.
- Secuencia 'z': Ocurre una pausa al comienzo del bit.

Además, cada una de las secuencias recibidas se deberá decodificar dependiendo de cuál fue el último bit recibido (Ver Figura 4):

- Si el bit = '1', entonces Secuencia 'x'.
- Si el bit = '0':
 - . Si el bit anterior fue '1', entonces Secuencia 'y'.
 - . Si el bit anterior fue '0', entonces Secuencia 'z'.
 - . Si el bit anterior fue SOF, entonces Secuencia 'z'.
- Para SOF (Comienzo de la comunicación), entonces Secuencia 'z'.
- Para EOF (Fin de la comunicación), entonces Lógica '0' + Secuencia 'y'.
- Si no hay información, entonces al menos 2 secuencias 'y'.

En la Figura 5 se observa un ejemplo del sistema. En este caso, es la existencia y ubicación

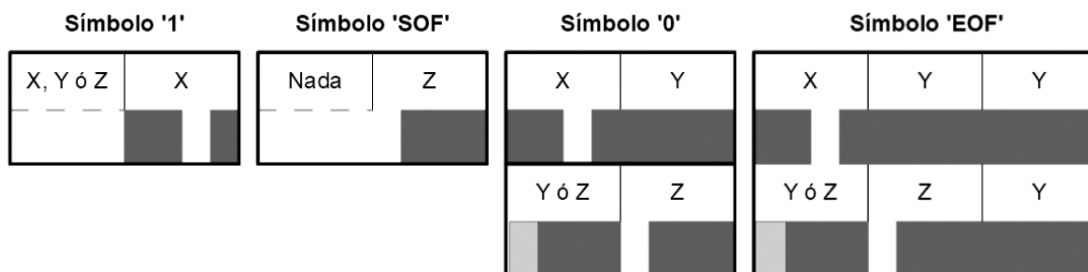


Fig. 4. Símbolos para codificación Miller modificada



Fig. 5. Ejemplo de codificación Miller modificada

de la pausa la que define el símbolo representado. Por un lado, la pausa en el uno siempre existe y se ubica en el mismo lugar, luego del comienzo de la segunda mitad del bit. Por otro lado, la pausa en el cero se ubica al comienzo del bit y sólo existe si el anterior símbolo fue un cero (o un SOF).

Sistema de codificación desde el PICC hacia el PCD

Esta sección describe el sistema de codificación cuándo el portador responde a una pregunta. Su tasa de bit es también $f_c/128 = 106(\text{Kb/s})$. Además, utiliza una subportadora para transmitir la información. En un bit hay 8 períodos de subportadora donde: $f_s = f_c/16 = 847(\text{KHz})$ entonces $T_s = 1,18 \mu\text{s}$.

Asimismo, utiliza una codificación tipo Manchester. Para la misma existen 3 secuencias diferentes (Ver Figura 6):

- Secuencia 'D': La subportadora modula la portadora sólo la primera mitad del bit.
- Secuencia 'E': La subportadora modula la portadora sólo la segunda mitad del bit.
- Secuencia 'F': No existe modulación, solamente la portadora.

El sistema de codificación se completa con la siguiente información (Ver Figura 7):

- Si el bit = '1', entonces Secuencia 'D'.
- Si el bit = '0', entonces Secuencia 'E'.
- Para SOF, entonces Secuencia 'D'.
- Para EOF, entonces Secuencia 'F'.

- Si no hay información, entonces no hay subportadora.

En la Figura 8 se observa un ejemplo del sistema. Según el símbolo que se represente se modula la primera o la segunda mitad del bit con la subportadora. Como en un bit existen 8 períodos de subportadora, es lógico que en cada símbolo se alcancen a ver 4 períodos nada más.

Tramas recibidas

Las instrucciones recibidas por el chip pueden ser enviadas por el PCD a través de tres tramas diferentes:

1. Trama corta: SOF + 7 bits + EOF

Las instrucciones existentes con trama corta que soporta el chip diseñado son las siguientes:

- REQA = 26h = 010 0110b
- WUPA = 52h = 101 0010b

2. Trama estándar: SOF + n. (8 bits +1 bit de paridad) + EOF

Se utiliza para comandos regulares.

3. Trama de anticollisión orientada a bit:

Son 7 bytes de datos (56 bits) divididos en 2 partes. Una parte es desde el PCD hacia el PICC y la otra viceversa. El largo de la primera parte varía de 16 a 55 bits y el de la segunda, de 1 a 40 bits. En la Tabla 2 se observa un ejemplo de la trama de anticollisión.

El BCC (Byte Cascade Check) es un byte de

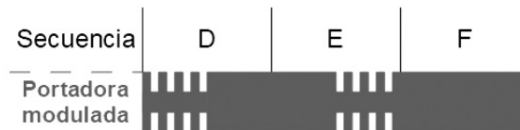


Fig. 6. Secuencias para codificación Manchester

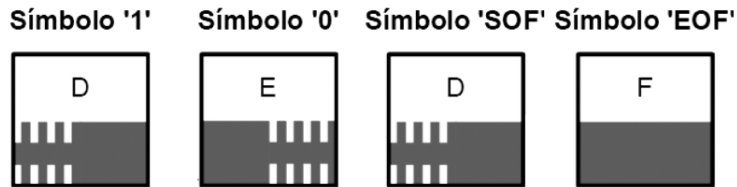


Fig. 7. Símbolos para codificación Manchester



Fig. 8. Ejemplo de codificación Manchester

chequeo del UID. Se calcula como la OR-Exclusiva de los UID. Observar, además, que cada byte transmitido está acompañado por

su bit de paridad y que la comunicación comienza y termina con el SOF y EOF, respectivamente.

Tabla 2. Trama de anticollisión orientada a bit

Trama PCD -> PICC

	SEL		NVB		uid0		uid1		
S	1100	1	0000	0	0100	0	0000	0	E
	1001		0010		1100		1000		
	93h		40h		32h		10h		

Trama PCD <- PICC

	uid2		uid3		BCC		
S	1101	0	1011	0	0010	1	E
	0101		0011		0010		
	ABh		CDh		44h		

Trama de respuesta ATQA (Answer To Request)

En el caso de haber leído las instrucciones REQA o WUPA. El chip debe responder con una trama constante propia denominada ATQA. Ésta se define en la Tabla 3.

Los bits RFU (Reservados para Futuros Usos) deben permanecer siempre en cero. La trama de bits de anticolisión debe indicar a partir del seteo de alguno de sus bits que soporta el protocolo de anticolisión. La trama de bits del tamaño del UID indica cuál será la extensión de éste. Por ejemplo, en este caso, este campo es igual '00' porque se trata de un UID

corto con una extensión de cuatro bytes. Para este chip, el ATQA corresponde a 0x0001.

Lazo de anticolisión

En caso de haber recibido el Comando de selección (SEL) debe operar entonces el lazo de anticolisión y selección. El SEL siempre aparece junto con el comando NVB (Número Válido de Bits). Este último debe decodificarse dividiéndolo en dos partes. El primer nibble indica la cantidad de bytes válidos y el segundo nibble indica la cantidad de bits válidos. Sus posibles valores se indican en la Tabla 4.

Tabla 3. Trama de respuesta ATQA

b16	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1
Reservado para usos futuros				Reservado para el uso del propietario				Indicador del tamaño del UID		RFU	Bits para uso del protocolo de anticolisión				

Tabla 4. Tabla de codificación del NVB

Primer nibble					Segundo nibble				
Bit 8	Bit 7	Bit 6	Bit 5	Significado	Bit 4	Bit 3	Bit 2	Bit 1	Significado
0	0	1	0	2 bytes	0	0	0	0	0 bits
0	0	1	1	3 bytes	0	0	0	1	1 bits
0	1	0	0	4 bytes	0	0	1	0	2 bits
0	1	0	1	5 bytes	0	0	1	1	3 bits
0	1	1	0	6 bytes	0	1	0	0	4 bits
0	1	1	1	7 bytes	0	1	0	1	5 bits
					0	1	1	0	6 bits
					0	1	1	1	7 bits

Tabla 5. Trama de respuesta SAK

Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Significado
x	x	x	x	x	1	x	x	Bit de cascada. Indica que el UID no está completo.
x	x	1	x	x	0	x	x	UID completo. Soporta la norma ISO 14.443-4.
x	x	0	x	x	0	x	x	UID completo. No soporta la norma ISO 14.443-4.

El protocolo de anticolisión es descripto a continuación:

1. El PCD envía trama con SEL = '93' y NVB = '20'. Esto quiere decir que le pide a todos los PICC presentes que envíen su UID.
2. Cuando haya colisión, el PCD tiene que detectar a partir de cuál bit ocurrió.
3. El PCD vuelve a enviar SEL y NVB. Pero ahora NVB indica a partir de qué momento hubo colisión. Esto quiere decir:
 - El PCD ahora envía parte del UID leído antes de la colisión.
 - El PICC entiende esa parte del UID como propia y responde con el resto.
4. El PCD envía una última trama con SEL, NVB=0x70 y el UID completo.
5. El PICC entiende su UID y responde con su trama Select Acknowledge (SAK). El SAK indica si el UID es más extenso y si el PICC soporta la norma 14443-4.

Trama de respuesta SAK

Esta trama debe enviarse cuando se reciben los bytes indicados a continuación y además coinciden los valores de UID y BCC con los del chip:

SEL (93h) + NVB (70h) + uid0 + uid1 + uid2

+ uid3 + BCC + CRC_A

La trama de respuesta está compuesta por tres bytes. El primero corresponde al SAK y los últimos dos al chequeo de errores de Redundancia cíclica (CRC) de ese byte. El byte SAK debe codificarse teniendo en cuenta la información en la Tabla 5. Para este chip, el SAK corresponde a un valor de 0x00.

Contenido y significado del UID corto (sin cascada)

Cuando se elige el valor de un UID corto, o sea de 4 bytes, su byte menos significativo define más información. Ésta se resume la tabla 6. Para este chip, uid0 corresponde a 0x08 y los bytes uid1, uid2 y uid3, a 0x02.

Técnicas de diseño digital y de bajo consumo

Este proyecto implica el desarrollo de un portador RFID pasivo. Por lo tanto, toda la energía que utiliza para su funcionamiento debe provenir del campo magnético creado por el lector y debe ser absorbido a través de la antena. Cuando el consumo de energía en un portador RFID es mayor del disponible, la tensión de alimentación comienza a disminuir. Si ésta alcanza niveles por debajo de un determinado valor, el circuito deja de funcionar y no es

Tabla 6. Significado del uid0 para un UID corto

uid0	Descripción
8	Los bytes uid1 a uid3 son números aleatorios generados dinámicamente.
x0 - x7	Números fijados por el propietario.
x9 - xE	Para uso del propietario.
18 - F8	RFU (Reservado para usos futuros, excepto 88).
xF	Para uso del propietario.
88	Cascade Tag. Indica que el UID es más extenso y tiene más bytes en cascada.

posible la comunicación con el lector. Por esta misma razón, es necesario implementar diferentes técnicas para el ahorro en el consumo de energía por parte del circuito digital.

Para comenzar con el análisis se debe hablar primero sobre cuál es el consumo en un circuito digital y de dónde proviene. Según Ki y colaboradores (2013), el consumo total está compuesto por un consumo de potencia dinámica y un consumo de potencia estática o por pérdidas. Esto se expresa en la Ecuación 1.

$$P_{TOTAL} = P_{dinámica} + P_{estática} \quad (1)$$

El consumo dinámico aparece cuando las señales cambian su estado lógico. Esto produce la carga y descarga de los capacitores en cada una de las líneas afectadas y se calcula según la Ecuación 2.

$$P_{dinámica} = \frac{1}{2} \cdot \alpha \cdot C_L \cdot V_{DD}^2 \cdot f \quad (2)$$

Donde:

α es la actividad de conmutación,
 C_L es la capacidad de carga,
 V_{DD} es la tensión de alimentación y
 f es la frecuencia del reloj.

Las principales razones de las potencias por pérdidas son las corrientes de sub-threshold (o sub-umbral) y los diodos polarizados en inversa en un transistor CMOS. Sin embargo, la potencia de pérdida en la tecnología de 130 nm difícilmente afecta el consumo de potencia total. Por esta razón, no es tenida en cuenta en las estimaciones finales. En conclusión,

según lo visto anteriormente, es necesario disminuir la potencia dinámica a través de: la frecuencia de reloj, la actividad de conmutación y la tensión de alimentación.

1. Tensión de alimentación (V_{DD})

Esta componente es quien tiene la mayor influencia en el consumo de potencia total donde el resultado final depende cuadráticamente. Lamentablemente, el diseñador no tiene manera de modificarlo salvo que decida cambiar la tecnología y utilizar un proceso de fabricación que requiera tensiones de alimentación más pequeñas.

2. Frecuencia del reloj (f)

La influencia de la frecuencia del reloj afecta directamente sobre el consumo final de la potencia dinámica. Para trabajar con un diseño óptimo es necesario disminuir lo máximo posible esta componente. Sin embargo, ésta alcanzará un límite que está dado por la implementación que se le quiera dar al circuito y cuáles son las especificaciones que debería cumplir. Para este chip, la frecuencia de reloj fue establecida en $f_c/4$ (3,39 MHz).

3. Actividad de conmutación (α)

Cuando ya no es más posible disminuir la frecuencia del reloj de trabajo, entonces se recurre a técnicas para afectar la influencia del reloj sobre el consumo total (He y colaboradores, 2010). La más importante es la técnica de clock gating o bloqueo de reloj (ver Figura 9). Ésta consiste en reducir la actividad de conmutación de celdas secuenciales mediante la remoción de flancos inútiles de reloj. De esta manera, bloquea módulos y registros que momentáneamente no son utilizados por el sistema. En este sentido, utiliza señales de habilitación que impiden el paso de la señal de reloj.

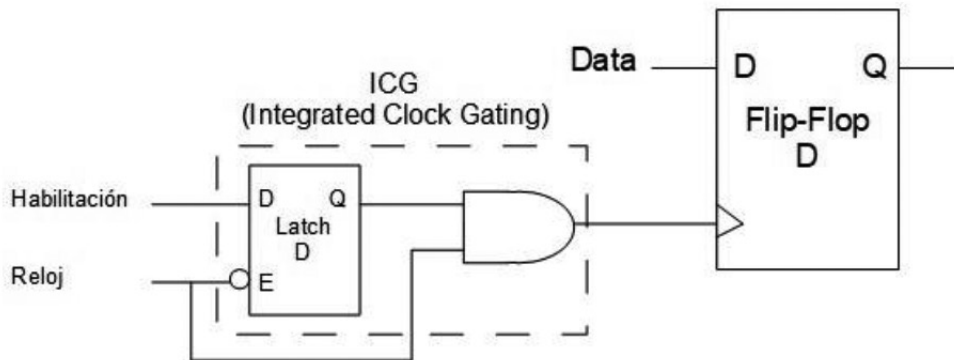


Fig. 9. Técnica de clock gating o bloqueo de reloj

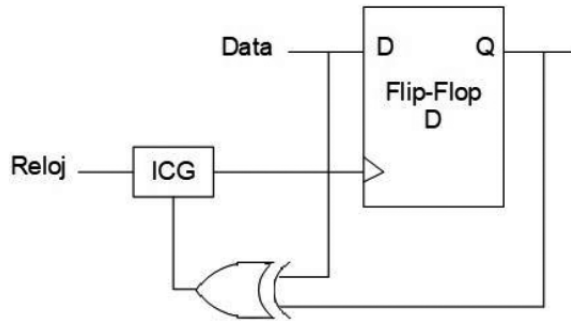


Fig. 10. Técnica de xor gating

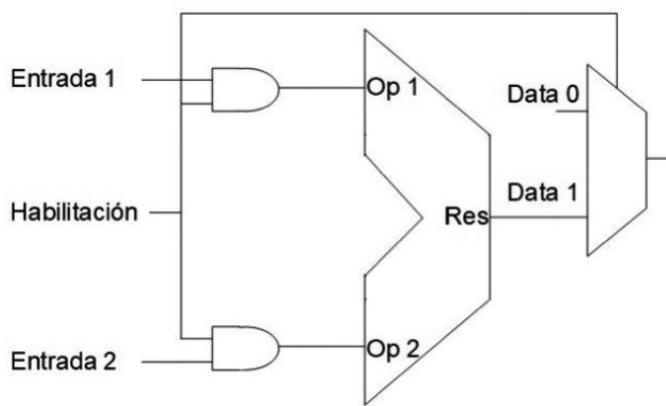


Fig. 11. Técnica de aislamiento de operandos

Asimismo, la técnica de clock gating puede mejorarse mediante la técnica de xor gating (Figura 10). En este caso, tanto la entrada como la salida del registro son muestreadas. Si ambas coinciden, entonces no se produce un cambio del estado final y por lo tanto es posible mantener la señal de reloj apagada para que el circuito no consuma potencia dinámica. En el caso en el que ambas difieran entre sí, se activará la señal de reloj y se procederá al cambio de estado.

Otra técnica utilizada en este sentido es el aislamiento de operandos y entradas. Ésta utiliza señales de habilitación para bloquear entradas cuando se conoce que su salida no es utilizada (Roostaie y colaboradores, 2008). Esta lógica de optimización es aplicable a módulos aritméticos para reducir el consumo dinámico de celdas combinatorias (Figura 11).

En estos casos, entra en juego la habilidad del diseñador para describir el circuito de manera

que el programa de diseño de circuitos integrados pueda sintetizar con mayor eficiencia energética el prototipo final. Es importante señalar que todas estas técnicas conllevan a un aumento en la complejidad del sistema, en la cantidad de compuertas utilizadas y, por lo tanto, en el área de silicio. Cuando el consumo de potencia no sea una prioridad entonces se podrá disminuir la superficie total utilizada del chip.

Finalmente, el consumo estará también atado al desempeño del diseñador y al uso que éste les dé a los recursos disponibles. En algunos casos, los sistemas intervinientes en un mismo circuito podrán compartir bloques de funcionamiento (Bouklis y colaboradores, 2015). Por ejemplo, es natural pensar que tanto el codificador como el decodificador puedan compartir funciones de trabajo, como por ejemplo los contadores, ya que ambos no actúan al mismo tiempo. De esta manera, sería posible implementar un ahorro de la energía.

Parte experimental

Diseño del circuito integrado digital

Para el desarrollo del chip se utilizó la suite de Synopsys para el diseño de circuitos integrados. A su vez, por tratarse de un circuito digital, éste utiliza un lenguaje de descripción de hardware (HDL – Hardware Description Language), el cual en este caso se emplea Verilog.

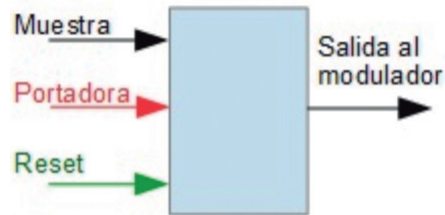
En la Figura 12 se puede observar el módulo superior del circuito que detalla cuáles son las salidas y las entradas del mismo. Las entradas son tres:

- Muestra: señal proveniente de la salida del demodulador.
- Portadora: señal de reloj obtenida por el circuito de generación de reloj.
- Reset: señal común a todos los circuitos digitales que asegura el retorno a un estado inicial.

En la Figura 13 se representa cada uno de los bloques que componen el circuito diseñado. Estos se describen a continuación:

- Sincronizador de reset. Este bloque asegura que ningún registro permanezca en un estado de metaestabilidad cuando el sistema se reinicia.
- Sincronizador de pausa. Garantiza que ninguna entrada genere metaestabilidad.
- Habilitador para lectura/escritura. En base al estado actual del sistema y a las entradas recibidas, estos bloques definen la habilitación de una parte del circuito.
- Contador para demora. Funciona en simultá-

Fig. 13. Diagrama en bloques del circuito diseñado



neo a la lectura y determina el momento exacto en el que el portador debe comenzar a escribir.

- Decodificador. Este bloque analiza en base a las señales recibidas cuál es la información que está enviando el lector.

- Lector de bits. Recibe los bits decodificados y los guarda en registros para su posterior lectura.

- Detector de instrucción. Luego de haber alcanzado el EOF, analiza si la información recibida corresponde a una instrucción válida.

- Generador bits de respuesta. Analiza cuál fue la instrucción detectada y en base a eso genera su respuesta correspondiente en registros de memoria.

- Codificador. Es quien recibe los bits de respuesta y envía hacia el exterior esa misma información codificada.

- Divisor de frecuencia. Toma la señal de reloj y crea cocientes de ésta para enviar la respuesta hacia la salida.

El circuito trabaja alrededor de cinco estados posibles (Figura 14). Esto depende no solo del

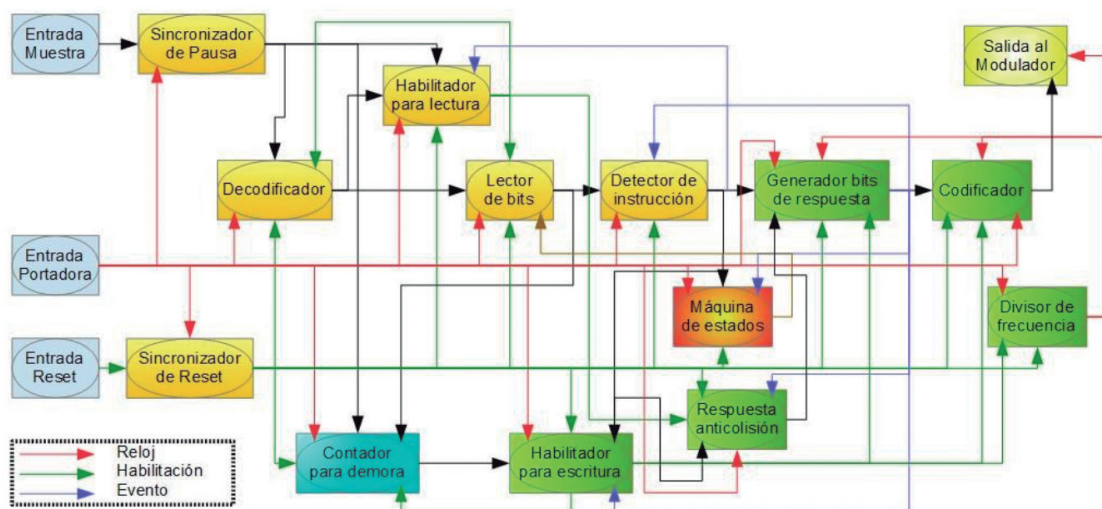
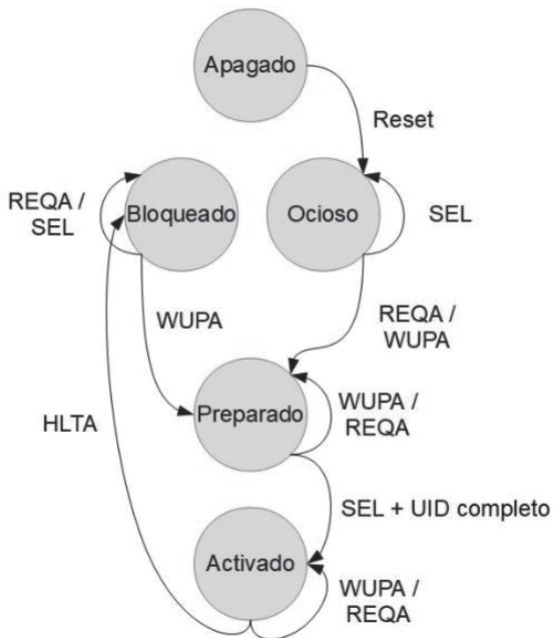


Fig. 12. Módulo superior del diseño

Fig. 14. Máquina de estados



estado actual sino también las instrucciones recibidas.

1. Apagado. El circuito no se encuentra alimentado eléctricamente.
2. Ocioso. El circuito está esperando su primera instrucción válida.
3. Preparado. En este estado, el circuito ya ha

recibido su primera trama válida.

4. Activado. El chip alcanza esta instancia de trabajo luego de completarse la trama de selección.

5. Bloqueado. Este estado solo puede ser alcanzado por un chip que ya haya sido seleccionado.

Simulaciones

El objetivo de las simulaciones es garantizar que el circuito diseñado cumpla por completo con cada una de las especificaciones de la norma. Al igual que para el diseño del circuito se utilizó el lenguaje de descripción Verilog y los programas asociados a simulaciones como es el caso de Mentor Graphics Modelsim o Xilinx ISim. En la Figura 15 se presenta un resumen de las simulaciones. Se ha enviado cada una de las posibles instrucciones bajo diferentes situaciones.

Resultados y mediciones

El primer resultado obtenido es la síntesis del circuito y su implementación en silicio a través de Synopsys IC Tool Suite. Su diseño final se encuentra en la Figura 16. La tecnología de fabricación utilizada corresponde a Global Foundries 8RF de 130 nm. Los reportes de síntesis

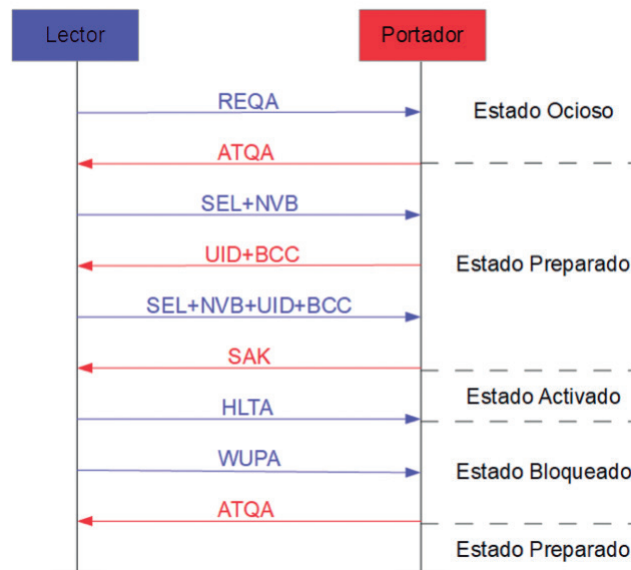


Fig. 15. Resumen de comunicación ISO/IEC 14.443-3 Tipo A

establecen un total de 4.103 celdas, lo cual se traduce en un área de celdas total de 43.597 μm^2 . Además, el programa de diseño en base a las simulaciones hechas determina un consumo de 31 μW .

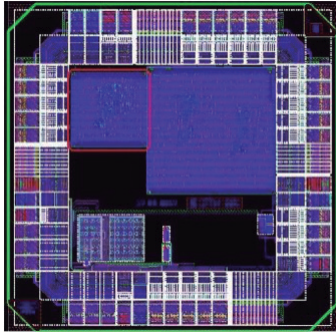


Fig. 16. Layout del chip

La prueba del circuito integrado digital diseñado se realizó mediante la interconexión con el circuito integrado analógico también elaborado por alumnos del Departamento de Ingeniería Electrónica de la UTN FRBA (Kuo y colaboradores, 2018) y la utilización del módulo Adafruit PN532 como lector RFID (NFC, 2018). Otras herramientas utilizadas para las mediciones corresponden a fuentes de alimentación, osciloscopios y un analizador lógico para evaluar las señales de salida y entrada.

Para alcanzar este objetivo se estableció una comunicación estándar para la norma ISO/IEC 14443A utilizando el módulo Adafruit. La comunicación se divide, básicamente, en dos partes. Durante la primera parte, el lector realiza una encuesta abierta para la cual el chip debe

responder con una trama general que denota simplemente la presencia de alguien alrededor sin poder ser identificado todavía. Durante la segunda parte, el lector intenta conocer el identificador numérico del dispositivo o los dispositivos que le hayan contestado en el paso anterior.

Para demostrar el correcto funcionamiento de todo el circuito, se muestran tanto la trama de lectura REQA como la trama de escritura ATQA. El resto de las tramas no se explicitan para no extender aún más este documento. Asimismo, los resultados obtenidos con el lector estándar demuestran que la comunicación fluye según la Figura 15.

1) Primero, el lector envía la trama REQA. En la Figura 17 se muestra la señal medida con un analizador lógico a la entrada del chip.

2) Segundo, el chip detecta la trama recibida y genera su respuesta. La Figura 18 muestra la señal medida con un analizador lógico a la salida del chip.

Discusión

En primer lugar, la etapa de lectura detectó cada una de las instrucciones enviadas por el lector. Éstas están explicitadas en la Figura 15. En segundo lugar, la etapa de respuesta fue la esperada y el portador respondió cada una de las preguntas. Los divisores de frecuencia funcionaron perfectamente, al igual que el generador de bits de salida. Esto se vio reflejado en la señal de salida enviada hacia el modulador la cual representaba lo estipulado por la norma. Por último, el sistema que calcula la demora entre el

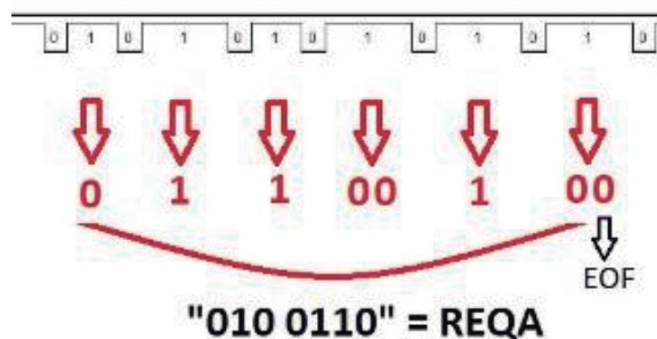


Fig. 17. Diagrama en bloques del circuito diseñado

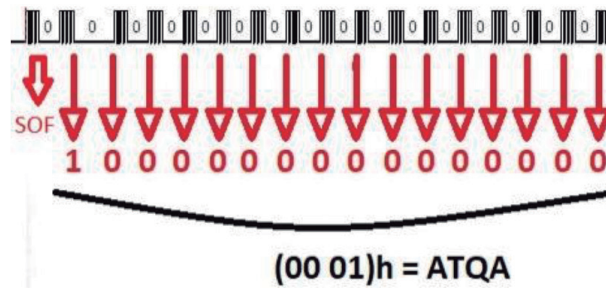


Fig. 18. Trama ATQA medida a la salida del chip

final de la etapa de lectura y el comienzo de la etapa de escritura funcionó correctamente. Este tiempo fue exacto al simulado y por lo tanto se mantuvo entre las exigencias establecidas por la norma.

Por otro lado, la hoja de datos del módulo Adafruit establece que soporta todas las variantes de portadores RFID con normas MIFARE que corresponden al mismo fabricante. Más adelante afirma que soporta la norma ISO/IEC 14.443A/MIFARE y NTAG. Esto significaría que no debería haber inconvenientes para trabajar con un chip RFID genérico como el que fue diseñado para este trabajo. Por su parte la nota de aplicación AN10833, afirma que las tarjetas RFID MIFARE son compatibles con norma ISO/IEC 14.443.

En cuanto a la síntesis e implementación del circuito en silicio se alcanzó un total de 4103 celdas con un área de éstas de 43.597,4 μm^2 . Éstos valores se encuadran dentro de trabajos previos (Wanggen y colaboradores, 2009). El consumo estimado alcanza los 31 μW , el cual es un poco elevado comparado con algunos trabajos. Sin embargo, esto último se debe a que la tecnología de fabricación utiliza una tensión de alimentación un poco más elevada, siendo ésta de 1,2 (V), comparándola con otros trabajos donde utilizan 1 (V). Con respecto a este tema, los reportes de implementación del clock gating establecen un 96% de los registros alcanzados por esta técnica de diseño digital, lo cual supone un ahorro en el consumo de potencia dinámica.

Conclusiones

El circuito funcionó en base a lo esperado. Se generó la respuesta para cada una de las instrucciones válidas presentadas a su entrada. Esto quiere decir que cada uno de los bloques desde la etapa de decodificación hasta la eta-

pa de codificación trabajaron de acuerdo con lo simulado.

Por su parte, la etapa de prueba de la comunicación exterior, con el circuito integrado analógico que resuelve las demás etapas del portador RFID y también con el lector RFID fue el esperado. Se alcanzó una comunicación satisfactoria según norma ISO/IEC 14443-3 Tipo A.

Por último, los valores correspondientes al área del chip y su consumo energético rondan los valores esperados y similares a otros desarrollos. Es posible disminuir aún más estas características del diseño. Para este fin es indispensable optimizar el código de descripción de hardware de manera que el software pueda implementar más ampliamente las técnicas de diseño digital como, por ejemplo, clock gating.

Agradecimientos

Los autores le agradecen al Laboratorio de Nanoelectrónica de la UTNBA por el apoyo y por facilitar el uso del instrumental de laboratorio. También, agradecemos a MOSIS (MOSIS, 2018) y Synopsys (Synopsys, 2018) por sus programas académicos. El chip fue realizado a través del MOSIS Educational Program (MEP).

Referencias

- ISO (2000). Identification cards - contactless integrated circuit(s) cards - vicinity cards - part 2: Air interface and initialization.
- ISO (2001a). Identification cards - contactless integrated circuit(s) cards - proximity cards - part 2: Radio frequency power and signal interface.
- ISO (2001b). Identification cards - contactless integrated circuit(s) cards - proximity cards - part 3: Initialization and anticollision.
- ISO (2001c). Identification cards - contactless integrated circuit(s) cards - proximity cards - part 4: Transmission protocol.
- BOUKLIS, P.; KATSELAS, L. and HATZOPOULOS, A. A. (2015). Design of digital circuit for a passive rfid tag. In 4th International conference on Modern Circuits and Systems Technologies.
- GLOBAL, E. (2008). Specification for rfid air interface epc™ radio-frequency identity protocols class-1 generation-2 uhf rfid protocol for communications at 860 mhz-960 mhz. Technical report, Technical report, GS1.
- HE, Z.; ZHU, X.; XIAN, L.; LI, G. and WEN, G. (2010). Design and implementation of a 2.62 uw low-power baseband processor for passive uhf rfid tags. In Advanced Communication Technology (ICACT), 2010 The 12th International Conference on, volume 2, pages 1533–1536. IEEE.
- KI, T.; KIM, H.,; CHUNG, C.; KIM, Y.H.; BAE, K. and KIM, J. (2013). Design of a low-power digital processor for a security passive rfid tag. In Industrial Electronics Society, IECON 2013-39th Annual Conference of the IEEE, pages 5450–5454. IEEE.
- KUO, Y. M.; GROSSO, A.; GALIMBERTI, F.; TANTERA, J.; MALLO, J. and VERRASTRO, S. (2018). Analog front-end design of contactless rfid smart card iso/iec14443a standard compliant. In 9th Latin American Symposium on Circuits Systems.
- LEHPAMER, H. (2012). RFID design principles. Artech House, USA, second edition.
- Mosis (2018). [Online]. Available: <http://www.mosis.com/>
- NAIJA, Y.; BEROULLE, V.; HELY, D. and MACHHOUT, M. (2016). Implementation of a secured digital ultralight 14443-type a rfid tag with an fpga platform. In Design and Technology of Integrated Systems in Nanoscale Era (DTIS), 2016 International Conference on, pages 1–3. IEEE.
- NFC, A. P. (2018). Rfid controller shield for arduino+ extras.
- ROOSTAIE, V.; NAJAFI, V.; MOHAMMADI, S. and FOTOWAT-AHMADY, A. (2008). A low power baseband processor for a dual mode uhf epc gen 2 rfid tag. In Design and Technology of Integrated Systems in Nanoscale Era, 2008. DTIS 2008. 3rd International Conference on, pages 1–5. IEEE.
- Synopsys (2018). [Online]. Available: <http://www.synopsys.com/>
- WANGGEN, S.; YIQI, Z.; XIAOMING, L.; XIANGHUA, W.; ZHAO, J. and DAN, W. (2009). Design of an ultra-low-power digital processor for passive uhf rfid tags. Journal of Semiconductors, 30(4):045004.

Ensayo de Turbina a Gas Kingtech K-100 con Biodiesel

**Nicolás Lipchak¹, Franco Aiducic², Santiago Baieli²,
Gastón Bustamante¹ y Ayelén Zanitti¹**

Universidad Tecnológica Nacional, Facultad Regional de Buenos Aires,

¹ Departamento de Ingeniería Industrial,

² Departamento de Ingeniería Mecánica, Medrano 951, (C1179AAQ), Ciudad Autónoma de Buenos Aires, Argentina

lipchakster@gmail.com

Recibido el 4 de junio de 2018, aprobado el 12 de julio de 2018

Resumen

Este trabajo de la FRBA de la UTN apunta a experimentar el uso de biodiesel en una turbina a gas KingTech K-100 para verificar la correcta operación de la misma. En este sentido, los ensayos han sido desarrollados para obtener datos reales de los parámetros inherentes al ciclo de trabajo, para poder utilizarlos luego como parámetros de comparación y análisis de funcionamiento.

En primer lugar, el estudio consistió en operar la turbina con una mezcla de composición 50% Biodiesel y 50% Diesel (B50). Los parámetros surgidos de las mediciones realizadas fueron comparados con los parámetros de funcionamiento de la turbina utilizando una mezcla de composición 90% Diesel y 10% Biodiesel (B10).

En segundo lugar, los parámetros medidos fueron utilizados para calcular la potencia generada y la eficiencia de propulsión de la turbina KingTech K-100. La turbina también fue inspeccionada para verificar el estado de los componentes internos luego de su funcionamiento con biocombustibles.

La conclusión obtenida permite demostrar empíricamente que es factible usar biodiesel en este tipo de turbinas de gas, sin una pérdida de potencia significativa o deterioro de sus componentes.

PALABRAS CLAVE: BIODIESEL – EFICIENCIA – KINGTECH - TURBINA

* El presente trabajo es parte del proyecto de investigación denominado "Ensayo de turbina a gas KingTech con biodiesel", llevado a cabo por el Departamento de Ingeniería Industrial. También participaron de este trabajo Gonzalo Raffa y Carlos Arceri

Abstract

This work aims to experiment with biodiesel in a gas turbine KingTech K-100 to verify the correct operation of it. In this sense, tests have been developed to obtain real data of parameters inherent to the work cycle, to be used as parameters of comparison and performance analysis. On the first instance, the study consisted in testing the gas turbine with a mixture composition of 50% Biodiesel and 50% Diesel (B50). The parameters arising from the measurements made were compared with the parameters of the gas turbine with a composition of 90% Diesel and 10% Biodiesel (B10).

On the second instance, the measured parameters were used to calculate the power generated and the propulsion efficiency of the KingTech K-100 turbine. The turbine was also inspected to verify the status of the internals due to the use of biofuels.

The conclusions obtained allow us to empirically demonstrate that it is feasible to use biodiesel in this type of gas turbines, without the use of this fuel generating a significant loss of power or degradation of internals.

PALABRAS CLAVE: BIODIESEL – EFFICIENCY – KINGTECH - TURBINE

Introducción

El fuerte aumento de la demanda de energía hace necesaria la generación de soluciones flexibles que permitan satisfacerla. El Biodiesel es una alternativa de origen vegetal que se utiliza en diferentes proporciones para reemplazar al gas oil convencional en turbinas de gas, logrando resultados de operación óptimos.

Este trabajo experimental consistió en ensayar una turbina de gas KingTech K-100 con una mezcla de 50% Biodiesel y 50% Diesel (B50). Esta turbina fue previamente instrumentada con el fin de poder medir los parámetros inherentes al ciclo de trabajo tales como temperaturas, presiones, caudales de aire y combustible, empuje y r.p.m.

El objetivo principal es demostrar la viabilidad técnica de operar estas turbinas con biocombustibles sin realizar modificaciones en su diseño, logrando una eficiencia y un empuje similar al logrado con el uso de diesel comercial (B10), que en Argentina tiene un corte obligatorio del 10% de biodiesel (Ministerio de Planificación Federal, 2013).

Materiales y métodos

A. Configuración experimental

Para esta investigación, se ha utilizado una micro-turbina a gas KingTech K-100, que puede

funcionar con Diesel, Kerosene y Jet-A. Esta turbina es utilizada normalmente en aviones a radiocontrol. Tiene un compresor radial, una cámara de combustión anular y una turbina axial de una etapa.

La turbina está montada sobre rodamientos lineales y tiene colocada una celda de carga FLEXAR CZA-30 entre la turbina y la superficie fija, la cual es utilizada para medir el empuje. Esta celda de carga está conectada a un transductor que lee los valores recibidos de la celda y los transforma en datos digitales.

En la admisión, se coloca un conducto del mismo diámetro que el de la carcasa de la turbina para montar otros dispositivos de medición.

Junto a la segunda termocupla, un sensor industrial de presión, ADZ-Nagano GmbH. / SML-10.0-0000400-BAR-G-G14E-22-MVS/C, está montado para medir la presión de compresión. Este sensor de presión se encuentra unido a un tubo flexible que se conecta a una perforación en la carcasa y una señal de 4-20mA es enviada a una pantalla de monitoreo PIXSYS SNC / ATR121-AD. La configuración es tal que es posible la medición de presión estática y dinámica.

En el conducto de admisión se coloca un tubo Pitot. Este tubo tiene dos entradas de aire. La primera de ellas en la dirección de la corriente de aire, y mide la presión total. La segunda se coloca en forma perpendicular a la corriente de

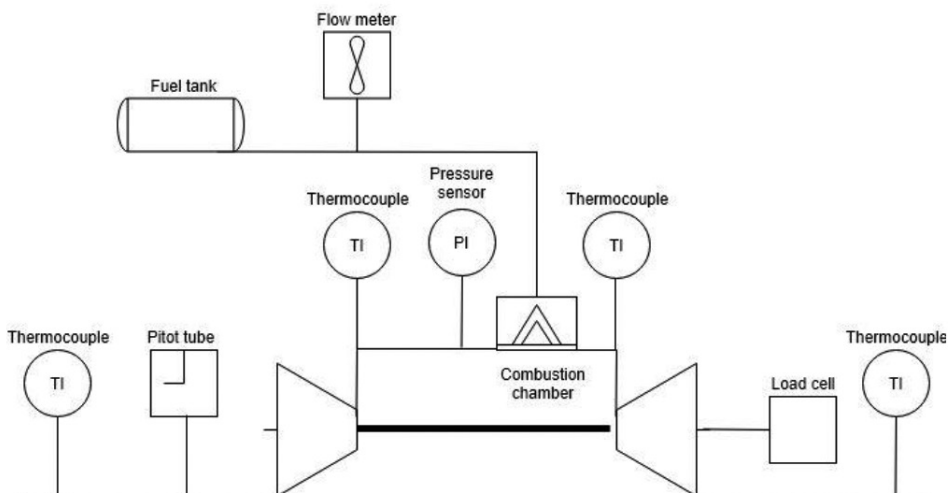


Fig. 1. Diagrama esquemático

aire, y así mide la presión estática. Ambas presiones son detectadas por un sensor de presión diferencial MPXV7002DP. El MPXV7002DP que está diseñado para medir presiones positivas y negativas: -2 a +2 kPa (-0,3 a +0,3 psi) que se corresponden con 0,5 a 4,5 V lineales en la salida.

Para medir el consumo de combustible se coloca un caudalímetro del tipo SEA YF-S401 entre el tanque y la bomba de combustible. Este caudalímetro funciona bajo el principio del efecto Hall y posee internamente una rueda para medir la cantidad de líquido que circula a través de ella. El sensor de efecto Hall magnético integrado emite un pulso eléctrico en cada revolución de la rueda.

El transductor de la celda de carga (FLEXAR CZA-30), el caudalímetro y el sensor diferencial de presiones del tubo Pitot están conectados a un microcontrolador que registra los valores. Este microcontrolador está también conectado a una computadora que, mediante una aplicación, muestra los valores y los graba para procesarlos y analizarlos posteriormente.

Para medir la temperatura, se utilizan cuatro termocuplas-K, colocadas en diferentes ubicaciones. La primera de ellas se ubica en el tubo de admisión. La segunda, se encuentra instalada a la salida del compresor mediante una perforación en la carcasa de la turbina. La tercera también se encuentra instalada en una perforación de la carcasa, pero a la salida de la cámara de combustión. La cuarta y última, se ubica a la salida de la turbina.

Las termocuplas están conectadas a una unidad de control y a una unidad de medición, Kyowa EDX-10 and EDX13A, que convierte la señal analógica a una señal de salida digital. Estas unidades también están conectadas a una computadora que recibe los valores, los grafica y los almacena.

B. Especificaciones técnicas del Diesel comercial

Se ha utilizado diesel comercial para preparar la mezcla B50 con las siguientes especificaciones técnicas otorgadas por el fabricante (Ficha técnica Shell).

Tabla 1. Especificaciones técnicas del diesel comercial

Propiedad	Norma	Valor
Densidad a 15°C	ASTM D1298	0,84 g/cc
Recuperado a 360 °C	ASTM D86	93,1 % v/v
Color	ASTM D1500	1,5
Número de cetano	ASTM D976	52
Punto de inflamabilidad	ASTM D93	>45 °C
Viscosidad a 40°C	ASTM D445	3,3 cSt
Azufre	ASTM D4294	< 0,140 % p/p
Biodiesel	-	10%

Tabla 2. Especificaciones técnicas del biodiesel puro

Propiedad	Norma	Valor
Densidad a 15°C	ASTM D4052	0,85537 g/cc
Ésteres	EN 14103	98,3 % m/m
Número de cetano	ASTM D6890	47
Punto de inflamabilidad	ASTM D93	180 °C
Viscosidad a 40°C	ASTM D445	4,253 cSt
Acidez	ASTM D664	0,42 mg KOH/g
Azufre	ASTM D5453	0,0001 % m/m
Fósforo	ASTM D4951	0,0002 % m/m
Na + K	EN 14538	0,3 mg/kg
Ca + Mg	EN 14538	nd
Agua	ASTM D4927	0,014 % m/m
Glicerina total	EN 14105	0,19 % m/m
Yodo	EN 14111	131,8 gI ₂ /100g

C. Especificaciones técnicas del biodiesel
Se ha utilizado biodiesel puro para preparar la mezcla B50 con las siguientes especificaciones técnicas otorgadas por el fabricante (Ficha técnica UITEC).

D. Leyes fundamentales y ecuaciones

La relación de presiones (P_r) puede obtenerse con la presión del aire (P_c) comprimido y la presión atmosférica según (1).

$$P_r = \frac{P_c}{P_a} \quad (1)$$

El caudal másico de aire (\dot{m}_a) puede obtenerse con la velocidad del aire entrante (v_a), la sección de la entrada al compresor A_i y la densidad del aire a presión atmosférica (δ_a) según (2):

$$\dot{m}_a = v_a \times A_i \times \delta_a \quad (2)$$

El caudal másico de combustible (\dot{m}_f) puede obtenerse con el caudal volumétrico (\dot{V}_f) y de su densidad (δ_f) según (3):

$$\dot{m}_f = \dot{V}_f \times \delta_f \quad (3)$$

La potencia de compresión (P_r) puede obtenerse del caudal másico de aire, su calor específico a presión constante (c_p) y la diferencia entre la temperatura de compresión (T_c) y la temperatura de aire atmosférico (T_a) según (4).

$$P_c = \dot{m}_a \times c_p \times (T_c - T_a) \quad (4)$$

El poder calorífico (P_h) puede obtenerse a partir del caudal másico de aire, el calor específico a presión constante y de la diferencia entre la temperatura en la cámara de combustión (T_{cc}) y la temperatura de compresión (T_c) según (5).

$$P_h = \dot{m}_a \times c_p \times (T_{CC} - T_c) \quad (5)$$

La velocidad de los gases de combustión a la salida de la turbina (C_g) se puede obtener mediante el empuje (T), el caudal másico de aire másico y la velocidad del aire de admisión (C_a) según (6).

$$C_g = \frac{T}{\dot{m}_a} + C_a \quad (6)$$

La potencia de propulsión (P_p) puede obtenerse a partir del empuje y la velocidad del aire de admisión según (7).

$$P_p = T \times C_a \quad (7)$$

La diferencia de energía cinética (ΔE_k) entre el caudal de aire entrante y el saliente, puede obtenerse a partir del caudal másico de aire según (8).

$$\Delta E_k = 0,5 \times \dot{m}_a \times (C_g - C_a)^2 \quad (8)$$

La eficiencia de propulsión puede calcularse según (9):

$$n_p = \frac{P_p}{(P_p + \Delta E_k)} \quad (9)$$

Resultados

A. Temperatura de compresión

La temperatura del aire comprimido para diferentes aceleraciones de la turbina con B10 y B50 se muestran en la Figura 2. Como es de esperarse, no se observan variaciones significativas con el uso de ambas mezclas.

B. Temperatura de la cámara de combustión

La temperatura de los gases a la salida de la cámara de combustión para diferentes aceleraciones de la turbina con mezclas B10 y B50 se muestra en la Figura 3. Los resultados con B10 son menores que con B50 debido a la dinámica de combustión.

C. Temperatura de los gases de escape

En la Figura 4 se muestra la temperatura de los gases de combustión a la salida de la turbina para diferentes aceleraciones con B10 y B50. Los resultados con B10 son menores que con B50 debido a la dinámica de combustión.

D. Termografía

En la Figura 5 se muestra la distribución de temperaturas en la turbina funcionando a 130.000 rpm con B10 y B50.

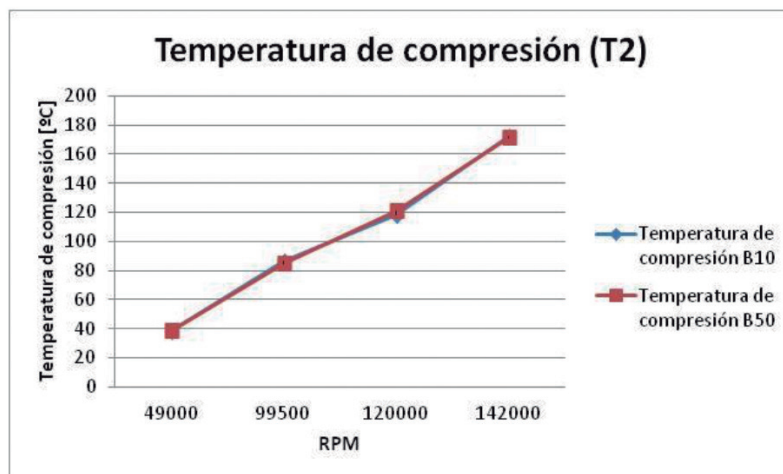


Fig. 2. Temperatura de compresión

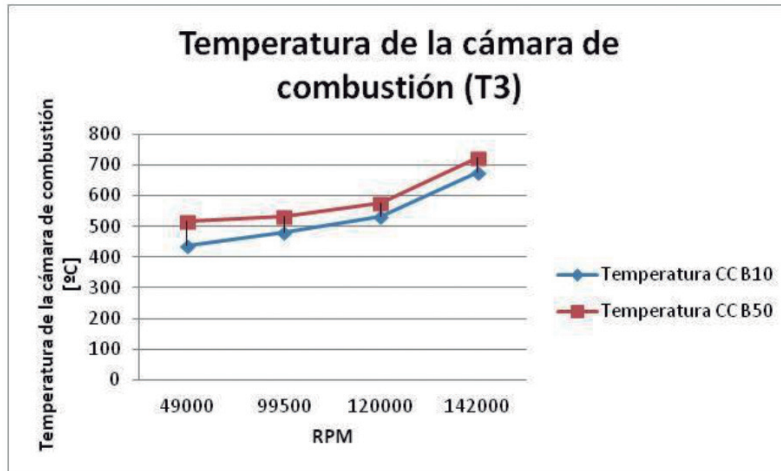


Fig. 3. Temperatura de la cámara de combustión

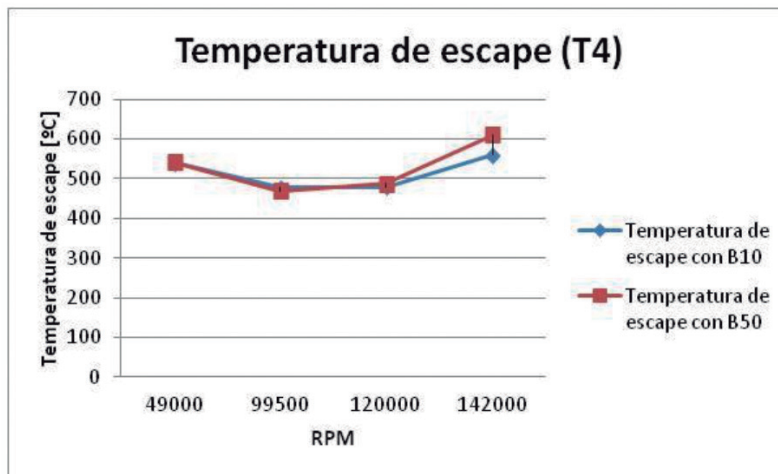


Fig. 4. Temperatura de gases de escape

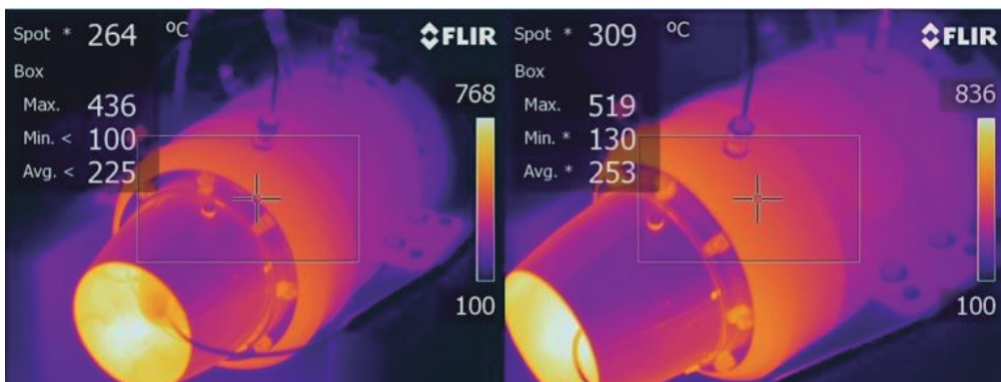


Fig. 5. Termografía

E. Relación de presión

En la Figura 6 se muestra la relación de presión para diferentes aceleraciones de la turbina con B10 y B50. Como es de esperarse, no se observan cambios significativos utilizando ambas mezclas.

F. Caudal de aire

En la Figura 7 se muestra el caudal de aire para diferentes aceleraciones de la turbina con B10 y B50. Como es de esperarse, no se observan cambios significativos utilizando ambas mezclas.

G. Consumo de combustible

En la Figura 8 se muestra el consumo de combustible para diferentes aceleraciones de la

turbina con B10 y B50. Los resultados con B50 son menores que con B10 debido a la dinámica de combustión.

H. Potencia de compresión

En la Figura 9 se muestra la potencia de compresión para diferentes aceleraciones de la turbina con B10 y B50. Los resultados con B10 son levemente mayores que con B50.

I. Potencia calórica

En la Figura 10 se muestra la potencia calórica para diferentes aceleraciones de la turbina con B10 y B50. Los resultados con B50 son levemente mayores que con B10 debido a la dinámica de combustión.

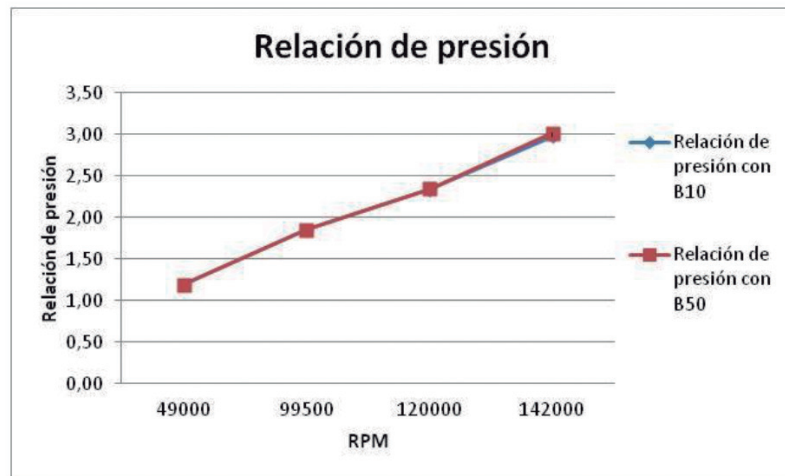


Fig. 6. Relación de presión

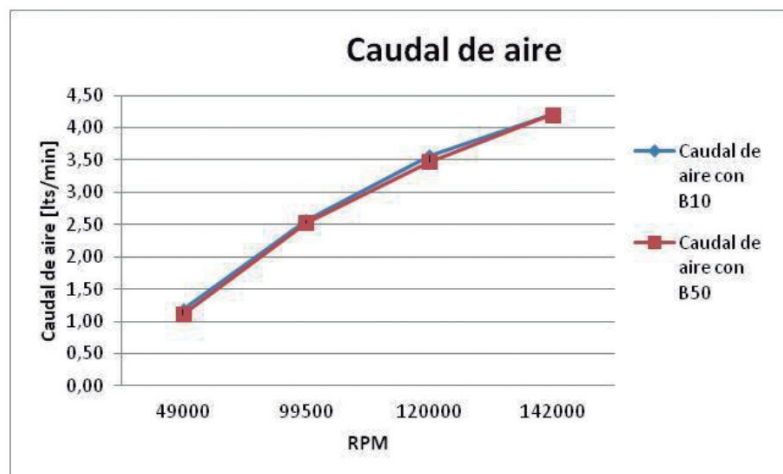


Fig. 7. Caudal de aire

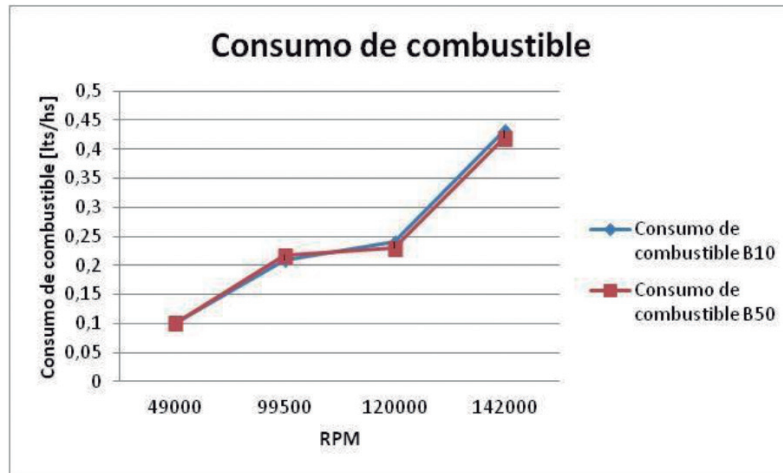


Fig. 8. Consumo de combustible

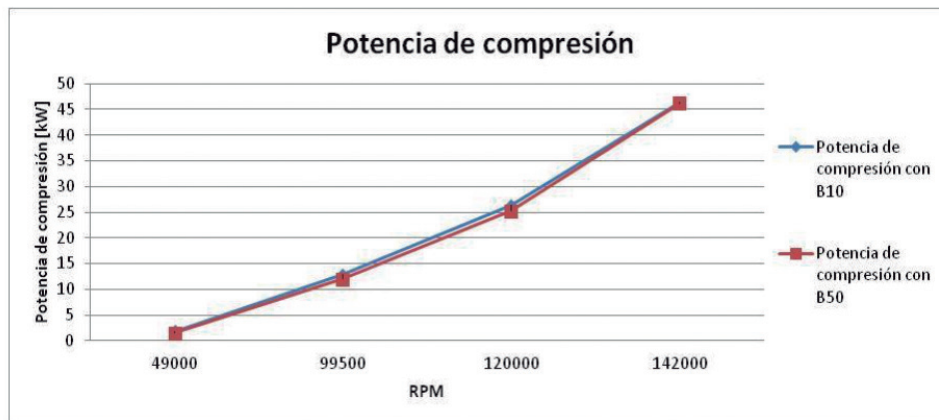


Fig. 9. Potencia de compresión

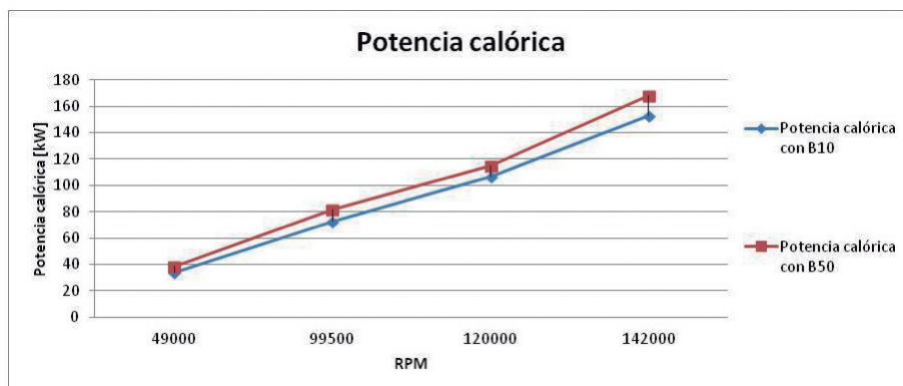


Fig. 10. Potencia calórica